

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-317625

(43)Date of publication of application : 07.11.2003

(51)Int.Cl.

H01J 9/44

H01J 11/02

(21)Application number : 2002-125561

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 26.04.2002

(72)Inventor : DATE KENJI  
YAMAGUCHI AKIHIRO  
ITSUDA KOICHI

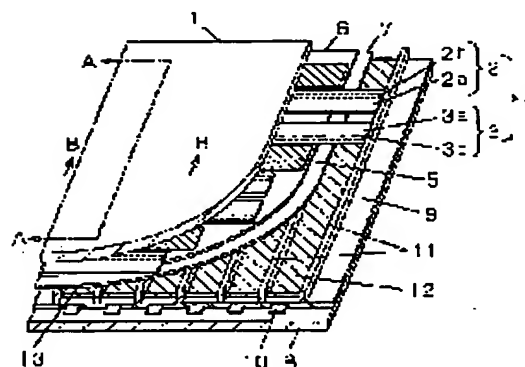
## (54) METHOD OF AGING PLASMA DISPLAY PANEL

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a method of aging a plasma display panel enabling elimination of lighting unevenness due to aging, dissolution of insulation breakdown of an insulating layer, or further, an aging in a short time.

**SOLUTION:** By changing a start-up time of voltage waveform of an aging voltage alternately impressed on a scanning electrode 2 and a sustaining electrode 3, and by forcing discharge in numbers instead of having a one-time discharge made at a start-up time of the voltage waveform of the aging voltage, an aging discharge is made uniformly over a whole surface of the plasma display panel.

- |        |       |     |        |
|--------|-------|-----|--------|
| 1      | ガラス基板 | 7   | MBGコート |
| 2      | 走査電極  | 8   | ガラスの基板 |
| 3      | 9     | 放電層 |        |
| 2a, 3a | 透明電極  | 10  | データ電極  |
| 2b, 3b | 絶縁層   | 11  | 絶縁層    |
| 4      | 放電層   | 12  | 放電層    |
| 5      | 絶縁層   | 13  | 放電層    |
| 6      | 放電層   |     |        |



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

BEST AVAILABLE COPY

**This Page Blank (uspto)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-317625

(P2003-317625A)

(43) 公開日 平成15年11月7日 (2003.11.7)

(51) Int.Cl.

識別記号

F I

マークシート(参考)

H 0 1 J 9/44  
11/02

H 0 1 J 9/44  
11/02

A 5 C 0 1 2  
C 5 C 0 4 0

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願2002-125561(P2002-125561)

(22) 出願日 平成14年4月26日 (2002.4.26)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 伊達 健二

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 山口 明広

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100063059

弁理士 鬼頭 敏夫

最終頁に続く

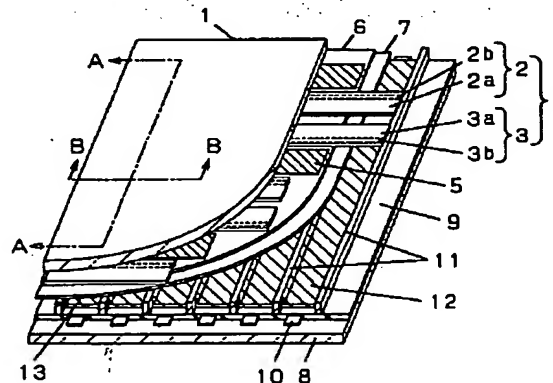
(54) 【発明の名称】 プラズマディスプレイパネルのエージング方法

(57) 【要約】

【課題】 エージングによる点灯ムラの撲滅、絶縁体層の絶縁破壊の解消、さらには短時間でのエージングを可能とするプラズマディスプレイパネルのエージング方法を提供する。

【解決手段】 走査電極2および維持電極3に交互に印加するエージング電圧の電圧波形の立上り時間を変化させ、エージング電圧の電圧波形の立上り時に1回の放電を起こさせるのではなく、数回に分けて放電を起こさせることにより、プラズマディスプレイパネル全面で均一にエージング放電を起こす。

- |             |          |
|-------------|----------|
| 1 表面側の基板    | 7 MgO層   |
| 2 走査電極      | 8 背面側の基板 |
| 3 維持電極      | 9 絶縁体層   |
| 2a, 3a 透明電極 | 10 データ電極 |
| 2b, 3b 母線   | 11 隔壁    |
| 4 表示電極      | 12 発光体層  |
| 5 遮光層       | 13 放電セル  |
| 6 配電体層      |          |



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 表面側の基板上には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板上には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧の電圧波形の立上り時間を変化させ、エージング電圧の電圧波形の立上り時に1回だけのエージング放電を起こさせるのではなく、数回に分けてエージング放電を起こさせることにより、プラズマディスプレイパネル全面で均一にエージング放電を起こすプラズマディスプレイパネルのエージング方法。

【請求項2】 表面側の基板上には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板上には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧として、エージング当初、エージング放電を数回に分けて起こさせるような電圧波形の立上り時間のエージング電圧でエージングし、その後のエージングの途中で、電圧波形の立上り時間が前記エージング電圧より急峻で、かつ駆動周波数が前記エージング電圧より高いエージング電圧に切り換えてエージングするプラズマディスプレイパネルのエージング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、視認性に優れた薄型表示デバイスとしてテレビジョン受像機等に使用されるAC型で面放電型のプラズマディスプレイパネルのエージング方法に関するものである。

【0002】

【従来の技術】従来からプラズマディスプレイパネルには、大別して駆動的にはAC型とDC型があり、放電形式では面放電型と対向放電型の2種類があるが、高精細度、大画面化および製造の簡便性から、現状ではAC型で面放電型のプラズマディスプレイパネルが主流を占めるようになってきている。

【0003】プラズマディスプレイパネルの製造は、まず、ガラス基板上に電極や隔壁等となる各種の凸部を形成して表面パネルと裏面パネルを製造し、両パネルを対向させた後、周囲をシールしてその内部に不活性ガスを封入する。そして、最後に制御回路やシャースを組み立ててプラズマディスプレイパネルを完成する。

【0004】以下、一般的なAC型で面放電型のプラズ

マディスプレイパネルの構成を図面を用いて説明する。

図1はプラズマディスプレイパネルの構成斜視図、図2は図1のA-A線における断面図、図3は図1のB-B線における断面図であり、ガラス基板などの透明な表面側の基板1上には、走査電極2と維持電極3とで対をなすストライプ状の表示電極4が複数対形成され、そして表面側の基板1上の隣り合う表示電極4間には遮光層5が配置形成されている。この走査電極2および維持電極3は、それぞれ透明電極2a、3aおよびこの透明電極2a、3aに電気的に接続された銀等の母線2b、3bとから構成されている。また、前記表面側の基板1には、前記複数対の電極群を覆うように電荷をためる誘電体層6が形成され、その誘電体層6上には保護膜および2次電子放出膜として働くMgO膜7が形成されている。

【0005】また、前記表面側の基板1に対向配置される背面側の基板8上には、走査電極2および維持電極3の表示電極4と直交する方向に、絶縁体層9で覆われた複数のストライプ状のデータ電極10が形成されている。このデータ電極10間の絶縁体層9上には、データ電極10と平行にストライプ状の複数の隔壁11が配置され、隣接する隔壁11間において、隔壁11の側面および絶縁体層9の表面に蛍光体層12が設けられている。

【0006】これらの表面側の基板1と背面側の基板8とは、走査電極2および維持電極3とデータ電極10とが直交するように、微小な放電空間を挟んで対向配置されるとともに、周囲が封止され、そして前記放電空間には、ヘリウム、ネオン、アルゴン、キセノンのうちの1種または混合ガスが放電ガスとして封入されている。また、放電空間は、隔壁11によって複数の区画に仕切ることにより、表示電極4とデータ電極10との交点が放電セル13となり、それら複数の放電セル13の内、データ電極10によって選択された放電セル13において、最初、表示電極4とデータ電極10との間に規模の小さい書込放電が生じ、その後、走査電極2および維持電極3間に主放電が生じてプラズマディスプレイパネルのディスプレイ表示が行われる。

【0007】また、その各放電セル13には、赤色、緑色および青色となるように蛍光体層12が1色ずつ順次配置され、各放電セル13間は遮光層5によって覆われており、放電セル13の位置以外の放電は外部から見えない。

【0008】上記構成のプラズマディスプレイパネルは、パネル管内に放電ガスが封入された後、実駆動に先立ち、最初の点灯工程であるエージング工程として、走査電極2と維持電極3に交互に実駆動より高い電圧を印加してエージング放電を起こし、パネル管内の活性化を行うことで、実駆動時における駆動電圧の低下と、パネル全面を安定に放電させることを図っている。

【0009】

【発明が解決しようとする課題】しかし、上記従来のプラズマディスプレイパネルのエージング工程では、数十時間におよぶ通電を必要とする生産効率の悪さや、それによる設備コストの増加があり、さらに、表面側の基板の誘電体層の膜厚のばらつき、背面側の基板の蛍光体層の膜厚のばらつき、背面側の基板の絶縁体層の膜厚のばらつき、保護層(MgO膜)への不純ガスや異物の吸着具合の差など様々な要因があることによりパネル面内で放電し易い箇所と放電し難い箇所が発生してしまい、さらに、この傾向はエージングでの放電が進むにつれて顕著になり、結果としてプラズマディスプレイパネルの実駆動全面点灯時に均一に点灯しないムラとして現れる。

【0010】また、強制的に高電圧を印加すると、しばしばエージング中に背面側の基板の絶縁体層に絶縁破壊が発生する。

【0011】また、エージング電圧の印加タイミングである駆動回路周波数を上げ、時間当たりの放電回数を増やすことで高効率化を目指した場合も点灯ムラや絶縁破壊の懸念がある。

【0012】本発明は上記の課題を解決し、エージングによる点灯ムラの撲滅、絶縁体層の絶縁破壊の解消、さらには短時間でのエージングを可能とするものである。

【0013】

【課題を解決するための手段】上記の課題を解決するために、本発明は、表面側の基板には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧の電圧波形の立上り時間を変化させ、エージング電圧の電圧波形の立上り時に1回の放電を起こさせるのではなく、数回に分けて放電を起こさせるプラズマディスプレイパネルのエージング方法であり、エージング放電を数回に分けることにより、エージング放電に起因する絶縁体層の絶縁破壊および点灯ムラの抑止ができるものである。

【0014】

【発明の実施の形態】本発明の請求項1に記載の発明は、表面側の基板には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエー

ジング電圧の電圧波形の立上り時間を変化させ、エージング電圧の電圧波形の立上り時に1回だけのエージング放電を起こさせるのではなく、数回に分けてエージング放電を起こさせることにより、プラズマディスプレイパネル全面で均一にエージング放電を起こすプラズマディスプレイパネルのエージング方法であり、エージング電圧の電圧波形の立上り時に1回だけのエージング放電を起こさせるのではなく、数回に分けてエージング放電を起こさせることにより、プラズマディスプレイパネルの他の箇所に電圧降下が発生せず、プラズマディスプレイパネル全面で均一にエージング放電が起こるという作用を有する。

【0015】本発明の請求項2に記載の発明は、表面側の基板には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧として、エージング当初、エージング放電を数回に分けて起こさせるような電圧波形の立上り時間のエージング電圧でエージングし、その後のエージングの途中で、電圧波形の立上り時間が前記エージング電圧より急峻で、かつ駆動周波数が前記エージング電圧より高いエージング電圧に切り換えてエージングするプラズマディスプレイパネルのエージング方法であり、エージング当初、エージング放電を数回に分けて起こさせるような電圧波形の立上り時間のエージング電圧でエージングすることにより、プラズマディスプレイパネルの全面に均一なエージング放電が起こり、その後、駆動周波数が前記エージング電圧より高いエージング電圧でエージングすることにより、短時間でエージングが完了するという作用を有する。

【0016】以下、本発明の実施の形態について図面を参照しながら説明する。

【0017】(実施の形態1)プラズマディスプレイパネルを、実駆動に先立ちエージングを行う方法の実施の形態1の方法は、前記図1のプラズマディスプレイパネルの構成斜視図および図2、図3の断面図に示す走査電極2および維持電極3に印加するエージング電圧の電圧波形の立上り時間を変化させ、エージング電圧の電圧波形の立上り時に1回だけの強いエージング放電を起こさせるのではなく、比較的弱いエージング放電を数回に分けて起こさせるプラズマディスプレイパネルのエージング方法である。

【0018】図4および図5は走査電極2および維持電極3に印加するエージング電圧の電圧波形の立上り時間を変化させた場合のエージング放電の状況を示した電圧

ー放電波形図であり、従来のエージング電圧によるエージング放電の状況を示す図4では、エージング電圧OFFの状態からエージング電圧ONの状態になるまでの立上り時間が、例えば $1\mu\text{s}$ のように、立上りが急峻であり、プラズマディスプレイパネルの特定の箇所だけで1回の強いエージング放電が起こり、他の箇所は電圧降下が発生するため、エージング放電が弱くなり、プラズマディスプレイパネル上でエージング放電の強度の大きい箇所と小さい箇所ができ、エージングにムラが生じる。

【0019】他方、本実施の形態1のエージング電圧によるエージング放電の状況を示す図5では、エージング電圧OFFの状態からエージング電圧ONの状態になるまでの立上り時間が、例えば $4\mu\text{s}$ 以上のように、立上りが緩やかであり、特定箇所での強いエージング放電が

起こらないので、他の箇所は電圧降下が発生せず、プラズマディスプレイパネル全面で均一にエージング放電が起こり、エージングにムラが発生することがなくなる。

【0020】以上のように、エージング電圧の電圧波形の立上り時間により、プラズマディスプレイパネル上でのエージング放電の状態に差が出ていることがわかる。

【0021】下記表1は、8枚のプラズマディスプレイパネルについて、走査電極2および維持電極3に印加するエージング電圧の電圧波形の立上り時間を変化させてエージングを実施した場合の背面側の基板8の絶縁体層9の絶縁破壊発生状態とプラズマディスプレイパネルの点灯ムラ発生状態を示す表である。

【0022】

【表1】

立上り時間( $\mu\text{s}$ )	1	2	3	4
絶縁破壊(枚)	0	1	4	8
点灯ムラ(枚)	8	3	0	0

【0023】表1から、点灯ムラについては、前記図4および図5の電圧ー放電波形図に示すように、走査電極2および維持電極3に印加するエージング電圧の電圧波形の立上り時間が遅いと、1回だけの急峻な立上りの強いエージング放電が発生せず弱いエージング放電が数回持続し、場所によるエージング放電の強弱の差が最小限に抑えられることで点灯ムラが抑制ができ、絶縁破壊については、走査電極2および維持電極3に印加するエージング電圧の電圧波形の立上り時間が遅いと、走査電極2と維持電極3間の電位差が小さくなり、エージング放電は走査電極2と維持電極3間よりも、普通の状態では放電の起こらない背面側の基板8との間で放電が起こり易くなるために、背面側の基板8上の絶縁体層9の絶縁破壊が発生し易くなることがわかる。

【0024】背面側の基板8上の絶縁体層9の絶縁破壊が発生するということは、絶縁体層9の表面に設けた蛍光体層12も損傷を受け、蛍光体層12に生じる穴等によりプラズマディスプレイパネル上に不灯箇所が生じることになる。

【0025】表1の場合は、エージング電圧の電圧波形の立上り時間を $2\mu\text{s}$ か $3\mu\text{s}$ に選ぶことにより、絶縁破壊および点灯ムラが8枚全てのプラズマディスプレイパネルに発生するという最悪状態から外れることができる。

【0026】以上のように、走査電極2および維持電極3に交互に印加するエージング電圧の立上り時間の調整による効果は点灯ムラと絶縁体層9の絶縁破壊の発生に対し逆方向に働くため、点灯ムラと絶縁体層9の絶縁破壊の発生をともに完全になくすることは難しいものの、走査電極2および維持電極3に印加するエージング電圧の電圧波形の立上り時間を調整して、エージング放電を

強く1回だけ放電させるのではなく、弱い放電を数回起こさせることにより、点灯ムラと絶縁破壊の両者の発生の兼ね合いを選び、ある程度その発生率を抑えることが可能であることがわかる。

【0027】(実施の形態2)プラズマディスプレイパネルを、実駆動に先立ちエージングを行う方法の実施の形態2の方法は、前記図1のプラズマディスプレイパネルの構成斜視図および図2、図3の断面図に示す走査電極2および維持電極3に印加するエージング電圧として、走査電極2および維持電極3に交互に印加するエージング電圧として、エージング当初、エージング放電を数回に分けて起こさせるような電圧波形の立上り時間のエージング電圧、すなわち、図7(イ)に示すように、電圧波形の立上り時間が緩やかなエージング電圧でエージングし、その後のエージングの途中で、電圧波形の立上り時間が前記エージング電圧より急峻で、かつ駆動周波数が前記エージング電圧より高いエージング電圧、すなわち、図7(ロ)に示すように、電圧波形の立上り時間が急峻で、かつ駆動周波数が高いエージング電圧に切り換えてエージングするプラズマディスプレイパネルのエージング方法である。

【0028】上記図7(イ)に示すエージング電圧は、前記実施の形態1で説明したように、電圧波形の立上り時間が緩やかであるので点灯ムラが発生し難いが、絶縁体層9の絶縁破壊が発生し易い電圧波形であり、図7(ロ)に示すエージング電圧は、逆に、点灯ムラが発生し易いが、絶縁体層9の絶縁破壊が発生し難い電圧波形であり、さらに、図7(ロ)に示すエージング電圧は図7(イ)に示すエージング電圧よりも駆動周波数が高いので、時間当たりの放電回数を増やすことができ、短時間でエージングができる高効率エージングが可能な電

圧波形である。

【0029】下記表2は、3枚のプラズマディスプレイパネルについて、走査電極2および維持電極3に印加するエージング電圧を、前記本実施の形態2のプラズマディスプレイパネルのエージング方法に従い、エージングの途中で入れ替えた場合と、従来の方法でエージングを行った場合の背面側の基板8の絶縁体層9の絶縁破壊発生状態とプラズマディスプレイパネルの点灯ムラの発生状態を示す表である。

【0030】

【表2】

	従来例	実施の形態2
エージング時間(時間)	20	10
絶縁破壊(枚)	2	0
点灯ムラ(枚)	3	1

【0031】表2において、本実施の形態2のプラズマディスプレイパネルのエージング方法に従った場合は、図7(イ)に示す電圧波形の立ち上がり時間が緩やかなエージング電圧で3時間エージングを行い、その後、図7(ロ)に示す駆動周波数が高いエージング電圧で7時間エージングを行った例であり、絶縁体層9の絶縁破壊は3枚中ゼロ、点灯ムラは3枚中1枚であった。

【0032】一方、従来の方法でエージングを行った場合は、図6のエージング電圧波形図に示すエージング電圧、すなわち、電圧波形の立ち上がり時間が図7(イ)に示す電圧波形の立ち上がり時間よりも急峻で、駆動周波数が図7(ロ)に示す電圧波形の駆動周波数よりも低いエージング電圧で通算20時間エージングを行った例であり、絶縁体層9の絶縁破壊は3枚中2枚、点灯ムラは3枚中3枚であった。

【0033】本実施の形態2のプラズマディスプレイパネルのエージング方法が狙うところは、エージングの途中で切り換えるエージング電圧の駆動周波数を当初のエージング電圧の駆動周波数よりも図7(ロ)に示すように、高くすることにより、短時間で多数回のエージング放電を可能とし、エージングを速く完了することである。

【0034】この場合、図7(ロ)に示すエージング電圧は電圧波形の立ち上がり時間が速いために、点灯ムラが発生し易いが、エージング初期において図7(イ)に示すように、電圧波形の立ち上がり時間が緩やかなエージング電圧でエージングを行うことにより、プラズマディスプレイパネルの全面に均一なエージング放電が起こるので、

その後、図7(ロ)に示す電圧波形の立ち上がり時間が急峻なエージング電圧でエージングしても点灯ムラは発生し難くなるのである。

【0035】以上のように、本実施の形態2のプラズマディスプレイパネルのエージング方法によれば、点灯ムラが発生し難い図7(イ)に示すエージング電圧と、短時間でエージングができる高効率エージングが可能な図7(ロ)に示すエージング電圧をエージングの途中で入れ替えることにより、点灯ムラが発生しない高効率エージングが可能となるものである。

【0036】

【発明の効果】以上のように、本発明のプラズマディスプレイパネルのエージング方法によれば、プラズマディスプレイパネルは実駆動において点灯ムラがなくなり、短時間でエージングが完了するという高効率エージングが可能となるものである。

【図面の簡単な説明】

【図1】プラズマディスプレイパネルの構成斜視図

【図2】図1のA-A線における断面図

【図3】図1のB-B線における断面図

【図4】従来のエージング電圧によるエージング放電の状況を示す電圧-放電波形図

【図5】本発明の実施の形態1によるエージング放電の状況を示す電圧-放電波形図

【図6】従来のエージング電圧波形図

【図7】(イ)本発明の実施の形態2におけるエージング電圧波形図

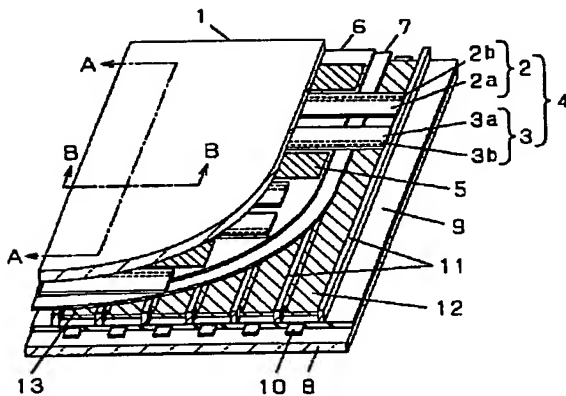
(ロ)本発明の実施の形態2におけるエージング電圧波形図

【符号の説明】

- 1 表面側の基板
- 2 走査電極
- 2a, 3a 透明電極
- 2b, 3b 母線
- 3 維持電極
- 4 表示電極
- 5 遮光層
- 6 誘電体層
- 7 MgO膜
- 8 背面側の基板
- 9 絶縁体層
- 10 データ電極
- 11 隔壁
- 12 蛍光体層
- 13 放電セル

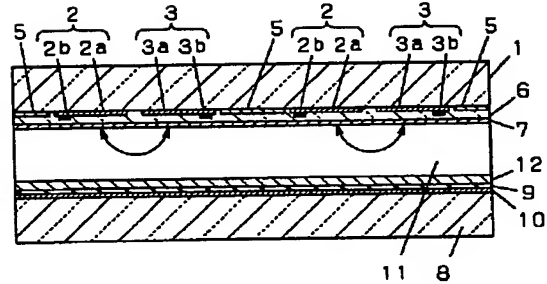
【図1】

- |             |          |
|-------------|----------|
| 1 表面側の基板    | 7 MgO膜   |
| 2 走査電極      | 8 背面側の基板 |
| 3 維持電極      | 9 絶縁体層   |
| 2a, 3a 透明電極 | 10 データ電極 |
| 2b, 3b 母線   | 11 隔壁    |
| 4 表示電極      | 12 蛍光体層  |
| 5 遮光層       | 13 放電セル  |
| 6 誘電体層      |          |



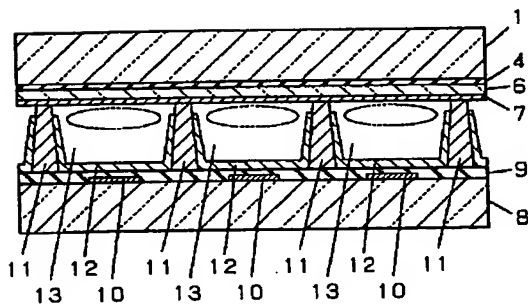
【図2】

- |             |
|-------------|
| 1 表面側の基板    |
| 2 走査電極      |
| 3 維持電極      |
| 2a, 3a 透明電極 |
| 2b, 3b 母線   |
| 5 遮光層       |
| 6 誘電体層      |
| 7 MgO膜      |
| 8 背面側の基板    |
| 9 絶縁体層      |
| 10 データ電極    |
| 11 隔壁       |
| 12 蛍光体層     |

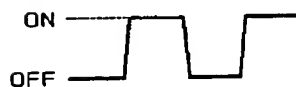


【図3】

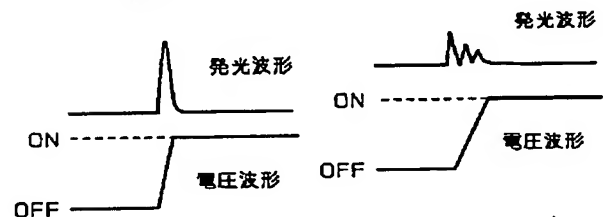
- |          |
|----------|
| 1 表面側の基板 |
| 4 表示電極   |
| 6 誘電体層   |
| 7 MgO膜   |
| 8 背面側の基板 |
| 9 絶縁体層   |
| 10 データ電極 |
| 11 隔壁    |
| 12 蛍光体層  |
| 13 放電セル  |



【図6】

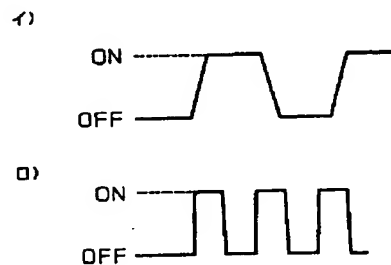


【図4】



【図5】

【図7】





!(7) 003-317625 (P2003-3158

フロントページの続き

(72)発明者 五田 浩一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5C012 VV02

5C040 FA01 FA04 GB03 GB14 JA24  
MA19 MA26

BEST AVAILABLE COPY

This Page Blank (uspto)